

レジスタ・アクセスの拡張機能

1. レジスタ・アクセスの概要

Smart-USB Plus 製品で利用できるレジスタ・アクセスとは、FPGA 内にハードウェア・レジスタを実装し、ホスト PC の制御ソフトウェアから USB 経由でそれらのレジスタに値を設定したり、レジスタの設定値を読み出すことができる機能です。このレジスタ・アクセス制御には、USB バス仕様に基づく「コントロール転送」を利用しています。

従来製品では、ハードウェア・レジスタ数を最大 64 個まで設定でき、それぞれのレジスタ毎に、ビット幅を 8 / 16 / 32 / 64 のいずれかに設定してアクセスできます。このため、レジスタ・アクセスを 1 回実行すれば、最大 64 bit (8 バイト) のデータを転送できます。

このアプリケーションノートでは、従来機能のレジスタ・アクセス制御を拡張し、設定できるレジスタ数や 1 回に転送できるデータ量を大幅に増やしたアクセス(拡張レジスタモード)について解説します。

【適用ボード】

SX-USB2 (0204 以降)、CX-Card2 (0204 以降)、VX-USB2 (0201 以降)、SX-USB3 (0204 以降)、CX-USB2 (0202 以降)、SX-Card3 (0205 以降)、ASUP-M3 (0202 以降)、CX-Card4 (0202 以降)、SX-Card6 (0201 以降)

()内はファームウェアバージョンです。ボード制御ソフトウェア RefApp7.exe の「ボード情報」タブで確認できます。

(注意) 2013/1/25 現在、このレジスタ・アクセス拡張機能を利用できるのは SX-Card3、SX-Card6、CX-Card2、SX-USB3、CX-Card4、CX-USB2、SX-USB2 です。適用ボードで示す製品には順次適用します。また、RefApp7.exe ver1.0.7.0 以降で利用できる機能なので、バージョンアップして利用してください。

【関連資料】 [SUA003](#) : USB インタフェース・プロトコルの概要

【拡張機能】

1. レジスタ数(アドレス)の拡張

	拡張前	拡張後
設定可能なレジスタ数(最大値)	64 個 (6bit アドレス)	16384 個 (14bit アドレス)
設定可能なレジスタビット幅	8 / 16 / 32 / 64	8 / 16 / 32 / 64

<表 1. レジスタ数の拡張 比較>

レジスタ数の拡張は、従来のレジスタ・アクセスで設定できるレジスタ個数を単純に増やした機能です。

2. 拡張レジスタモード

	新機能
設定可能なレジスタ数(最大値)	1024 個 (10bit アドレス)
設定可能な転送データ量(最大値)	64 バイト

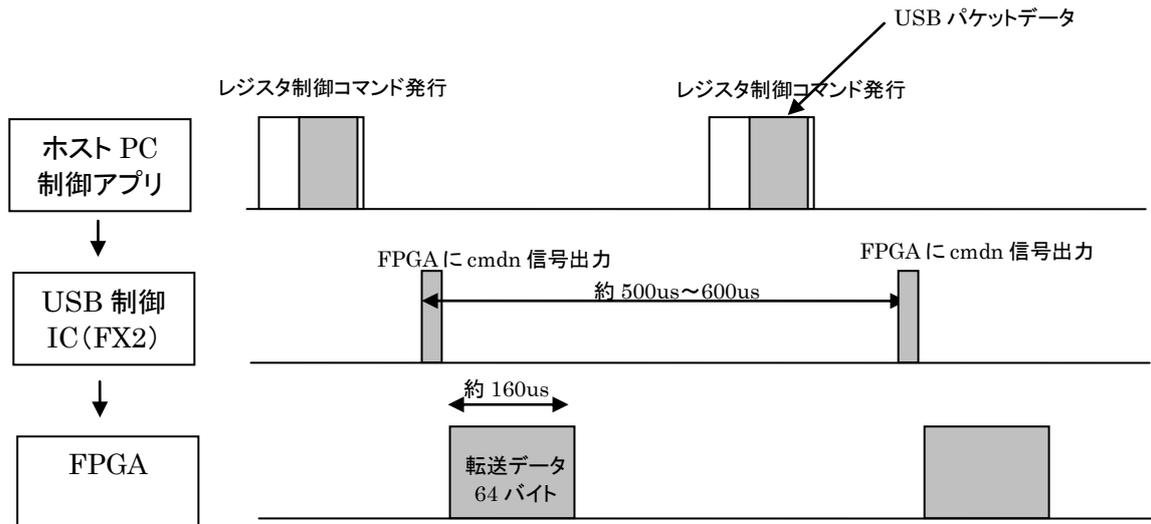
<表 2. 転送データ量の拡張 >

拡張レジスタモードは、新たに追加した機能です。

【適用アプリケーションとメリット】

FPGA に設定するレジスタ数が 65 個以上の場合や、小容量のデータ(64 バイト以下)を短時間に転送したい場合などに適用できます。

従来のレジスタ・アクセスでは、制御ソフトウェアによる 2 回以上のレジスタ・アクセス命令間隔は約 1ms なので、例えば 8 バイト(64bit)のデータを 3 回ボードに書き込む場合、3ms かかっていました。拡張レジスタモードを利用すると 1 回のレジスタアクセスですべてのデータを転送できるので、レジスタ・アクセス命令を 1 回発効するだけです。1ms 未満ですべてのデータを転送できます。



<図 1. ホスト PC からボードへの連続したレジスタ・アクセス例(書込)>

2. レジスタ数の拡張

FPGA 内に設定できるレジスタ数は、従来 6bit のレジスタ・アドレス(レジスタ No.)データを利用した 64 個から、14bit のレジスタ・アドレスに拡張し、最大で 16,384 個になります。

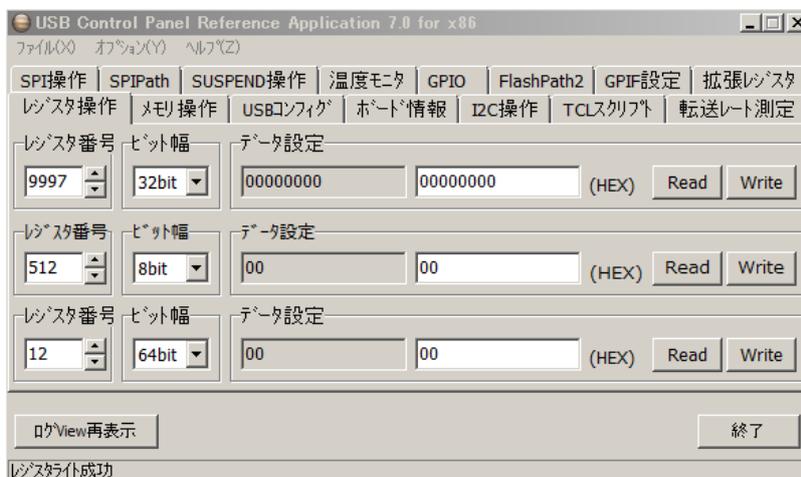
下表は、USB 制御 IC(以下、FX2)からコマンド信号(cmdn)がアサートされる時に有効となるコマンドデータ内容です。

bit	15 ~ 8	7 ~ 6	5 ~ 0
拡張前	d.c.	アクセス種別	レジスタ・アドレス設定データ[5:0]
拡張後	拡張したレジスタ・アドレス設定データ[13:6]	アクセス種別	レジスタ・アドレス設定データ[5:0]

<表 3. レジスタ数 拡張>

従来 16bit データの上位 8bit は d.c.扱いでしたが、拡張後はこの部分をレジスタ・アドレスとしました。RefApp7.exe 制御ソフトウェアでは、レジスタ番号を 0 から 16,383 まで指定してアクセスすることができます。制御アプリケーションをカスタマイズする場合は、ベンダリクエスト bRequest=B0 H を使用してください。

FPGA 側回路の修正点は、主にレジスタ・アドレスのデコード回路になります。



<図 2. RefApp7 制御ソフトウェアによるレジスタアクセス画面>

3. 拡張レジスタモード

新規に追加した機能です。従来のレジスタ・アクセスでは 1 回のアクセスで最大 8 バイト(64bit)までのデータ転送ができましたが、新しい機能では 1 回のアクセスで最大 64 バイト(512bit)を転送できます。ザイリンクス社 FPGA の分散 RAM アクセスやアルテラ社 FPGA の MLAB アクセスなどにも最適です。

この機能は 64bit 幅までのレジスタアクセスと機能的には同じですが、制御アプリケーションレベルでは、使用するベンダリクエストが異なるので、アプリケーションをカスタマイズする際には注意してください。ベンダリクエストは bRequest=C6 H を使用してください。

FPGA 側の回路は新規に設計する必要があります。従来のサンプル FPGA 回路では動作しませんのでご注意ください。

【機能】

- i) 設定できるレジスタ・アドレス数は、最大 1,024 個
- ii) 設定できる転送データ量は、バイト単位で 1 から 64 バイト

下表は、USB 制御 IC(以下、FX2)からコマンド信号(cmdn)がアサートされる時に有効となるコマンドデータ内容です。

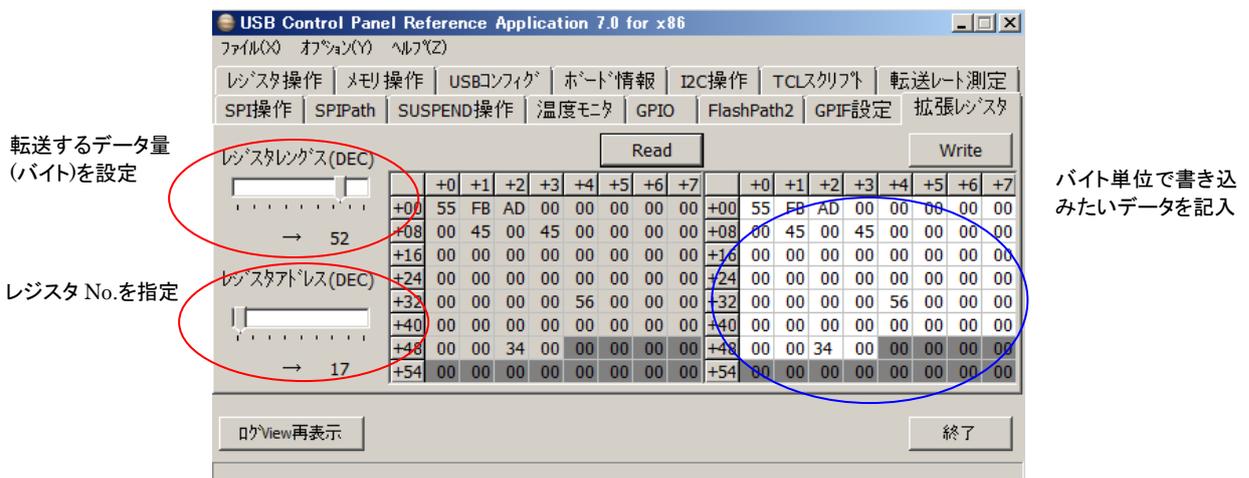
bit	15 ~ 10	9 ~ 0
拡張後	転送データ数設定[15:10] (6bit) 1~64 バイトまで設定可能	レジスタ・アドレス設定データ [9:0] (10bit) 0~1023 まで設定可能

<表 4. 拡張レジスタモードのコマンドデータ内容>

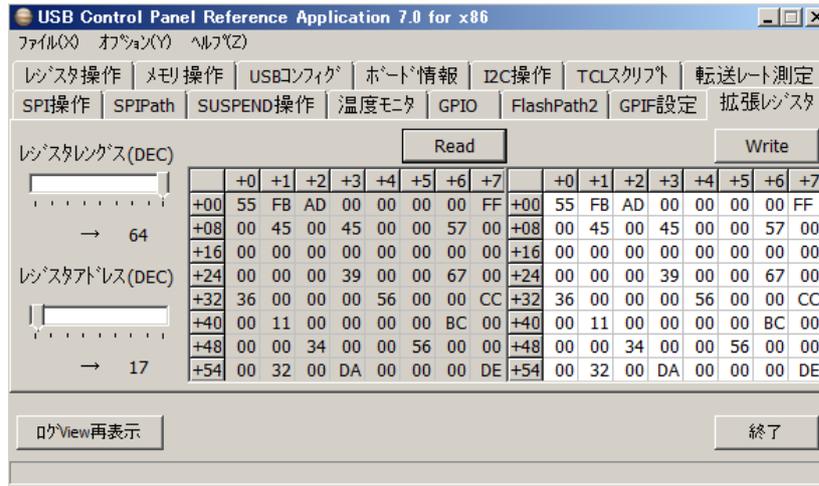
bit	転送バイト数
00 0000	1
00 0001	2
00 0011	3
⋮	⋮
⋮	⋮
⋮	⋮
01 1111	63
11 1111	64

転送データ数設定の内容

以下、図 3 に RefApp7.exe 制御アプリケーションの「拡張レジスタ」設定画面の例を示します。

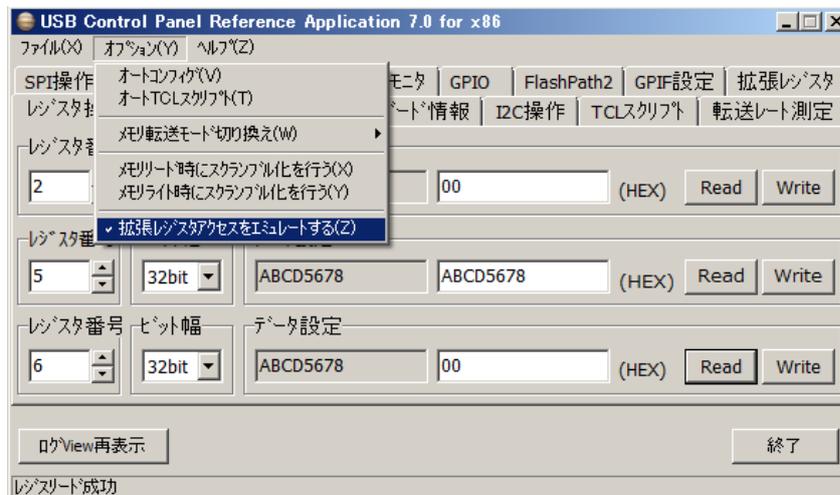


<図 3a. RefApp7 制御ソフトウェアによる拡張レジスタ制御画面>



<図 3b. レジスタ No.17 に 64 バイトのデータを転送する例>

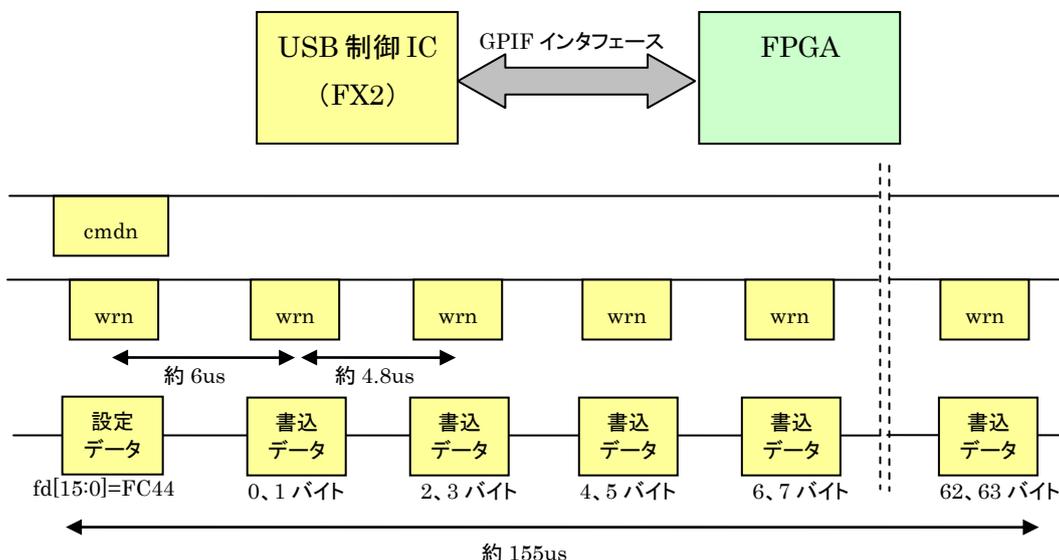
拡張レジスタ機能を利用する場合は、図 3 で示す「拡張レジスタ」タブで制御しますが、レジスタビット幅が 64bit (8 バイト) までのレジスタアクセスは、従来の「レジスタ操作」タブでも制御できます。ただし、図 4 で示す様に、ツールバーの「オプション(Y)」から、「拡張レジスタアクセスをエミュレートする(Z)」項目をチェックしないと、正しくアクセスができないので注意してください。



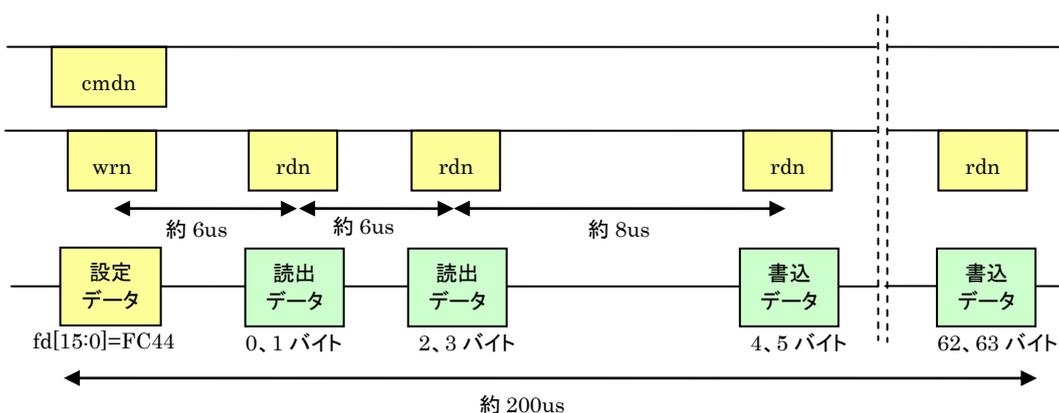
<図 4. レジスタ操作タブで拡張レジスタ機能をエミュレート>

【FX2=FPGA 間 データ転送プロトコル】

基本的にレジスタ・アクセスのデータ転送プロトコルと同じです。FPGA では、FX2 が出力するコマンド信号 (cmdn) でレジスタ No. 指定と転送するデータ量を確定し、設定されたデータ転送量分、この後に続く 書込制御信号 (wrn) と読み出し制御信号 (rdn) を制御しながらデータ転送を行います。図 4 を参照してください。



<図 4a. レジスタ No.68 に 64 バイトのデータを書き込む例>



<図 4b. レジスタ No.68 から 64 バイトのデータを読み出す例>

図 4a のレジスタへの書込の場合、書き込みデータの間隔は約 4.8us 毎に一定ですが、レジスタを読み出す場合、間隔が 6us 一定ではなく、たまに 8us の間隔になる場合があります。このため、64 バイトのレジスタを読み出す場合は、約 200us 前後で完了します。

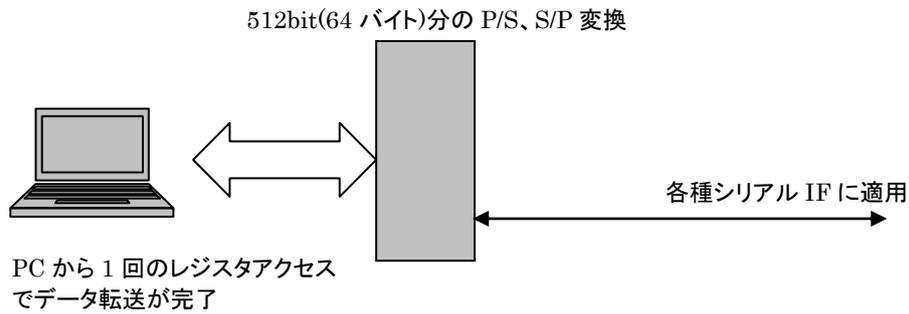
【まとめ】

レジスタ・アクセスの機能向上のうち、「**レジスタ数の拡張機能**」は従来機能の向上を目指した内容です。FPGA 回路側に与える影響は軽微です。もう一つの「**拡張レジスタモード**」機能は新しい機能です。FPGA 側回路の設計方法も数通り考えられます。ロジックセルの F/F を利用する方法と分散 RAM、MLAB、ブロック RAM を利用する方法等です。ユーザの設計スタイルに応じて FPGA 回路設計を行ってください。

これら 2 つの機能拡張により、レジスタ・アクセス機能 (USB コントロール転送) を利用して小容量のデータを多数回にわたって転送することができます。大量のデータを短時間に 1 回のアクセスで転送できるデータ・アクセス (USB バルク転送) と併せて運用することで、様々なユーザアプリケーションに対応できるようになります。

「拡張レジスタモード」の使用例として、以下の回路があります。

- ✓ 512bit のパラレルーシリアル変換により、PC で設定した 512bit データをシリアルデータとして出力



【参考資料】

『ベンダリクエスト仕様書』(vreq_Smart-USB_Plus.pdf) 製品に添付のデータ CD-ROM に収録
制御ソフトウェアをカスタマイズする場合に参照してください。

『GPIF インタフェース仕様書』(mnl_Smart-USB_Plus.pdf) 製品に添付のデータ CD-ROM に収録
FPGA 回路を設計する場合に参照してください。

【更新履歴】

Ver1.7	2012/04/11	対応ボード誤記、レジスタコマンド発行間隔数値変更
Ver1.6	2012/03/30	SX-Card3 追加
Ver1.5	2012/03/30	SX-USB2 追加
Ver1.4	2012/03/23	CX-USB2 追加
Ver1.3	2012/03/01	CX-Card4 追加、拡張レジスタ機能をエミュレートする項目を追加
Ver1.2	2012/02/22	SX-USB3 追加
Ver1.1	2012/02/20	CX-Card2 追加
Ver1.0	2012/01/04	