



2016/06/21

mxcard で始めるシステム開発

システム開発ボードの使い方

Prime Systems, Inc.

mxcard で始めるシステム開発

システム開発ボードの使い方

Smart-USB Plus 製品ファミリの「mxcard システム開発ボード」は、アルテラ社の MAX10 FPGA デバイスや USB2.0、不揮発性メモリの FRAM を利用して、各種データ収集等に利用できる製品です。

ここでは、実践的なシステム開発へのファーストステップとして、ボードの使い方と応用例を紹介します。

準備

デバイスドライバのインストール

製品付属の CD-ROM¥Software¥DPInst_Plus フォルダから、お使いの Windows バージョン（32bit または 64bit）に応じたフォルダ内にある“dpinst.exe”を実行して下さい。ここではボードを PC に USB 接続しないで下さい。

インストールの詳細はアプリケーションノート“SUA009.pdf”P.2<WinUSB デバイスドライバのインストール>を参照して下さい。

制御アプリのインストール

mxcard を制御するための制御アプリには 2 種類あります。Smart-USB Plus/Sigma 製品すべてに共通の RefApp7.exe と mxcard 専用の RefMX.exe です。

RefMX.exe では、USB 経由で FPGA のコンフィグができます（メーカー専用の JTAG ダウンロードケーブル（例：USB Blaster）は不要です）。また、収集したアナログ波形をリアルタイムに画面表示する波形ビューワを利用できます。

	RefApp7	RefMX
FPGA のコンフィグ (SRAM 領域)	○ (高速)	○ (JTAG)
コンフィグ ROM へのプログラム	×	○ (JTAG)
レジスタアクセス	○	○
拡張レジスタアクセス	○	×
メモリアクセス	○	○
TCL スクリプト機能	○	×
SmartAnalogIC (RAA730301) 制御	×	○
アナログ波形ビューワ機能	×	○

<表 1. USB で制御できる機能 RefApp7 vs. RefMX>

RefApp7.exe と RefMX.exe を両方インストールすることもできますが、同時に起動するとどちらかのアプリしか動作しない現象が発生します。

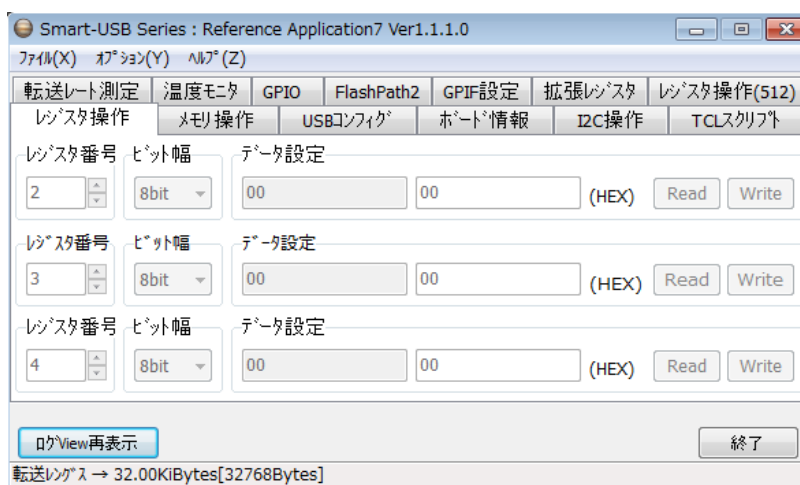
RefApp7.exe をインストールする場合

製品付属の CD-ROM¥Software¥RefApp7_setup¥ RefApp7_setup.exe を実行して下さい。

Windows 32bit/64bit 共通です。

※インストールの詳細はアプリケーションノート“[SUA009.pdf](#)”P.4<RefApp7 のインストール>を参照して下さい。

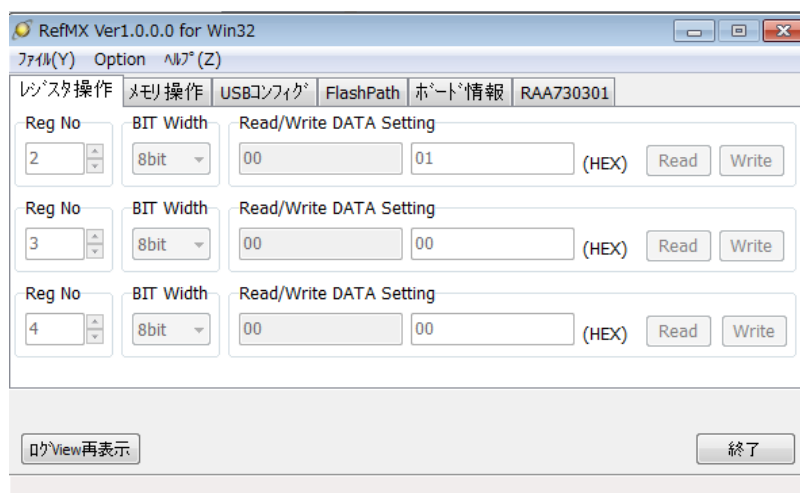
インストール後には必ずアップデートを行って下さい。2016. 6月現在、最新版は 1.1.1.0 です。



<図 1. RefApp7 起動画面（ボード未接続）>

RefMX.exe をインストールする場合

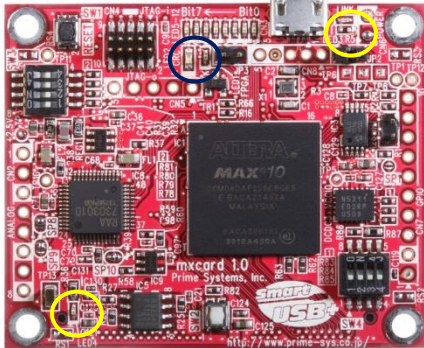
製品付属の CD-ROM¥Software¥RefMX フォルダから、使用する Windows バージョン（32bit または 64bit）に対応したフォルダにあるセットアップファイルを実行して下さい。例えば Windows 32bit 版なら、¥RefMX32_setup_1000¥ RefMX32_setup.exe です。



<図 2. RefMX 起動画面（ボード未接続）>

mxcard ボード PC を USB 接続する

デバイスドライバと制御アプリをインストールできたら、PC と mxcard ボードを USB ケーブルで接続して下さい。ボードの3つの LED が緑に点灯したら、制御アプリからボード制御ができます。



左図、黄と青枠内に緑点灯の LED を配置しています。

青枠の LED は、FPGA のコンフィグ状態を示します。緑に点灯していると FPGA にプログラムした回路が構成されている状態（使える状態）です。

右上の LED は、PC がボードを認識して制御アプリからボード制御が可能な状態を示します。緑に点灯していない場合はデバイスドライバが正しくインストールできていない

可能性がありますので、再度確認して下さい。

左下の LED はボードに電源投入されると緑に点灯します。

RefMX.exe で FPGA をコンフィグする

ボード制御の準備ができたら、RefMX.exe を起動して FPGA をコンフィギュレーションできます。製品出荷時には MAX10-FPGA にサンプル回路をコンフィグ済みですが、当社サーバから最新のサンプル FPGA 回路をダウンロードして FPGA にコンフィグ可能です。

MAX10-FPGA はコンフィグ（プログラム）用の FlashROM を内蔵したデバイスです。電源投入時、この FlashROM から SRAM コンフィグビットに回路データをダウンロードして回路を構成する仕組みです。

MAX10 の SRAM 領域にコンフィグ

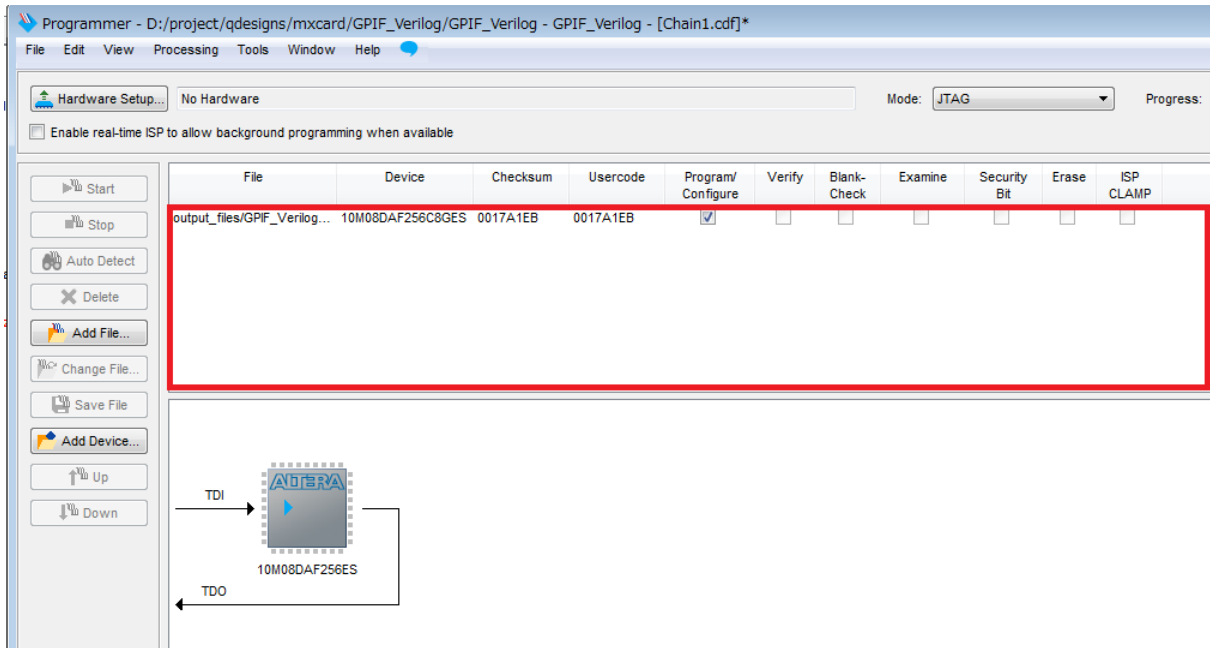
RefMX.exe では、内蔵 FlashROM にコンフィグせず、直接 SRAM コンフィグビットをプログラムできます。その際、SVF ファイルを使用します。以下に SVF ファイルの生成方法を示します。

SVF 生成方法

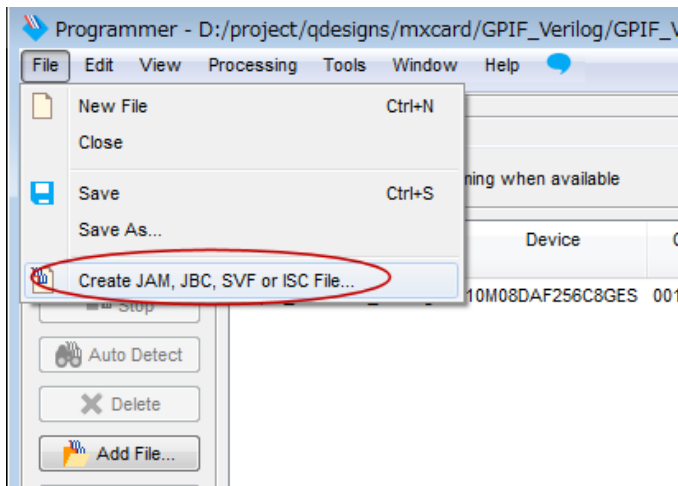
Quartus Prime ツールが生成する SOF ファイルから SVF ファイルを生成します。

1. Quartus Prime の Programmer を起動します。図 1 参照。
2. 図 1 で示す赤枠内に、生成した SOF ファイルをクリック&ドラッグしてください。
3. ツールバーの「File」から「Create JAM,JBC,SVF or ISC File...」を選択。図 2 参照。

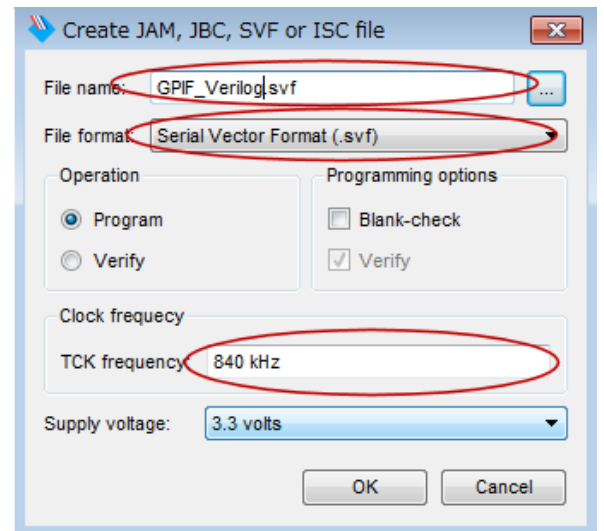
4. 図5で示す様に File nameを指定し、File Formatを.svf、TCK Frequencyを840KHzに設定して下さい。OKボタンをクリックするとFile nameで指定したSVFファイルが生成できます。



<図3. Programmer 起動画面>



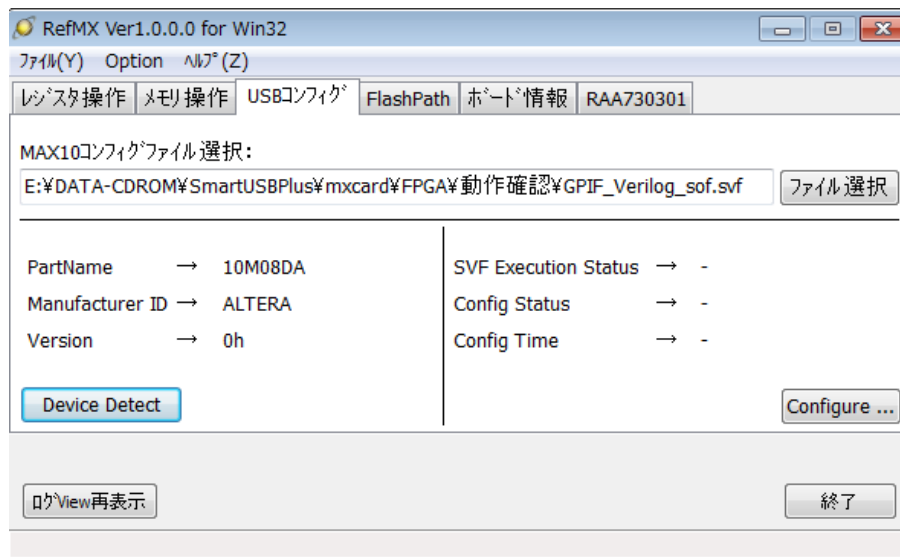
<図4.SVF ファイル生成選択>



<図5. 各種設定>

RefMX.exe でのコンフィグ手順（USB コンフィグ）

PC とボードを USB 接続し、RefMX.exe を起動します。「USB コンフィグ」タブを選択して生成した SVF ファイルを選択して下さい。



<図 6. RefMX USB コンフィグ画面>

コンフィグファイル選択後、「Device Detect」ボタンをクリックして下さい。図 6 で示すように接続しているデバイス型番が表示されます。確認できたら「Configure...」ボタンをクリックしてコンフィグ動作が始まります。図 6 の例では、約 5 秒程度でコンフィグが完了します。

SVF ファイルを使用した USB コンフィグの場合、ボードの電源を OFF にすると FPGA にコンフィグしたデータは揮発します。また、USB コンフィグすると、すでにコンフィグ用 FlashROM にプログラムしたコンフィグデータも初期化されて消えてしまいます。

MAX10 の FlashROM 領域にコンフィグ

RefMX.exe では、アルテラ社 JTAG ケーブル USBBlaster を利用せずに、USB 経由で内蔵 FlashROM にコンフィグできます。その際、RPD ファイルを使用します。以下に RPD ファイルの生成方法を示します。

RPD 生成方法

Quartus Prime ツールが生成する SOF ファイルから RPD ファイルを生成します。

1. Quartus Prime ツールバー「File」→「Convert Programming File」を選択します。

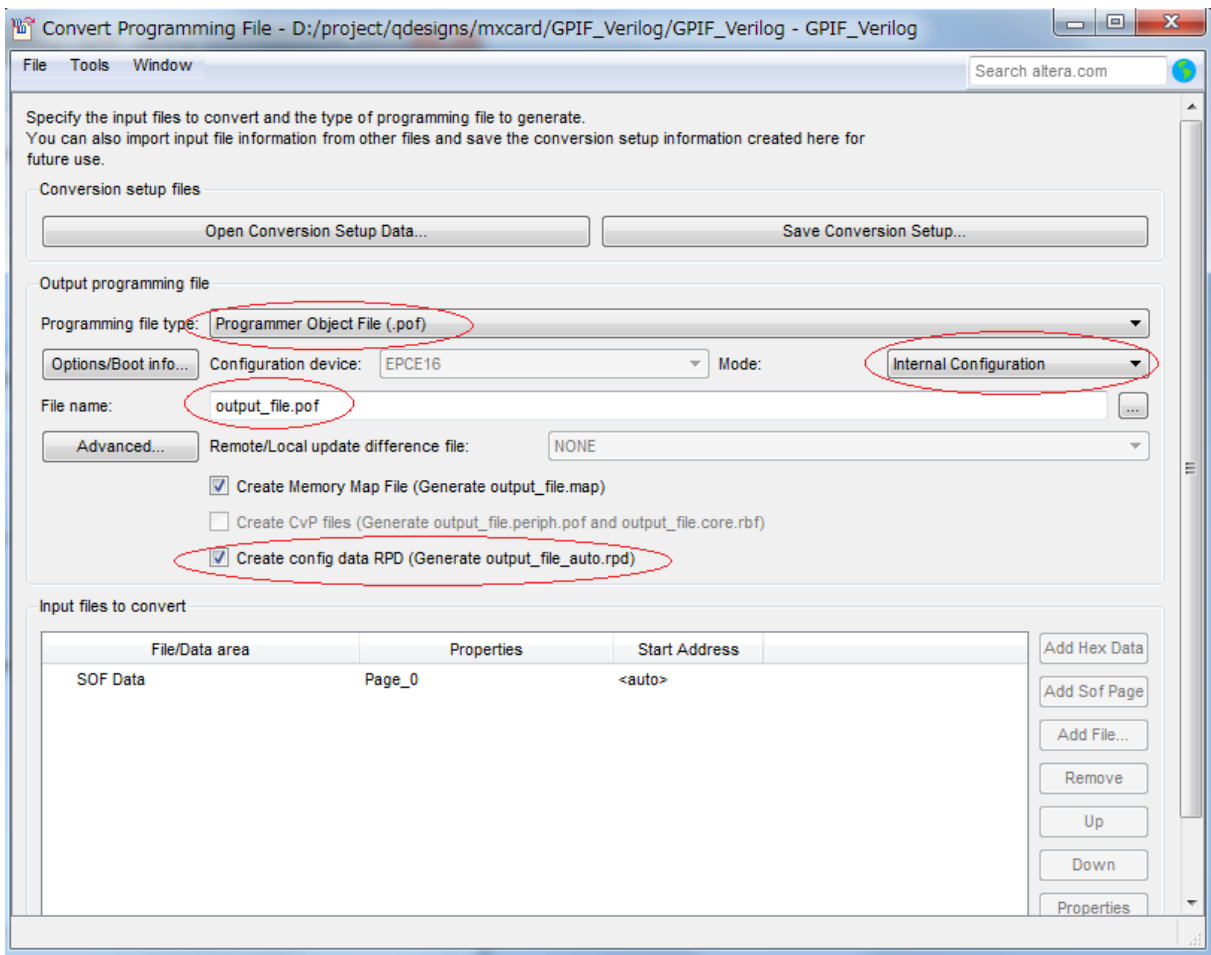
2. 図7に示すように、Programming file type を.pof 、Mode を Internal Configuration に設定し、Create config data RPD にチェックを入れてください。File name 欄のファイル名は任意に設定して下さい。設定したファイル名で RPD ファイルが生成されます。
3. 図8では、①欄をクリックしてから②の「Add File...」ボタンをクリックして、③の sof ファイルを選択して下さい。最後に「Generate」ボタンをクリックして RPD ファイルを生成します。

生成された RPD ファイルは3つあります。File name 欄で指定したファイル名（例では output_file）に定型のファイル名称が追加される形式です。

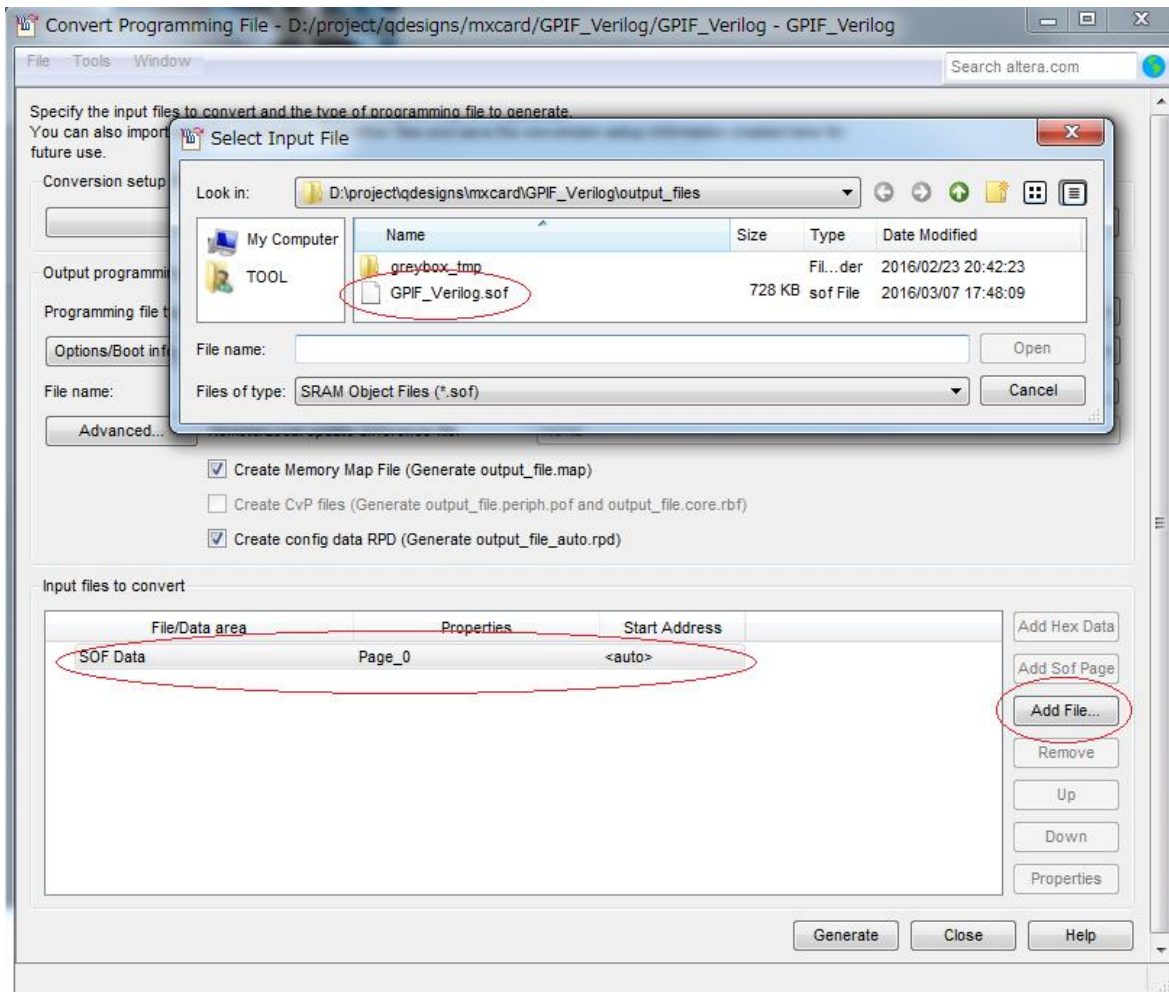
output_file_**auto**.rpd （このファイルだけ使用します）

output_file_**cfm0**_auto.rpd （使用しないファイル）

output_file_**ufm**_auto.rpd （使用しないファイル）



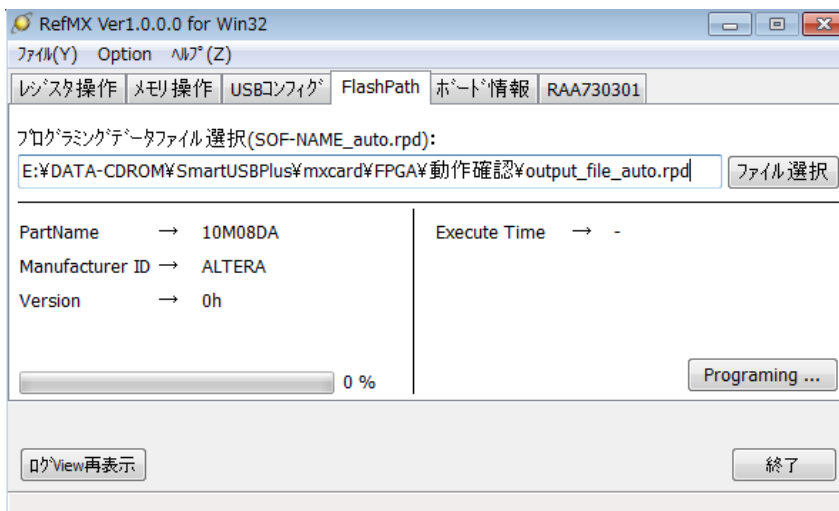
<図7. SOF から RPD ファイルを生成するための設定画面>



<図 8. SOF から RPD ファイルを生成する画面>

RefMX.exe でのコンフィグ手順 (FlashPath)

PC とボードを USB 接続し、RefMX.exe を起動します。「FlashPath」タブを選択して生成した RPD ファイルを選択して下さい (例では、output_file_auto.rpd)。



FPGA 型番が 10M08DA の場合、約 9 秒程度で完了します。

ここでコンフィグしたデータは、電源断後も揮発しません。

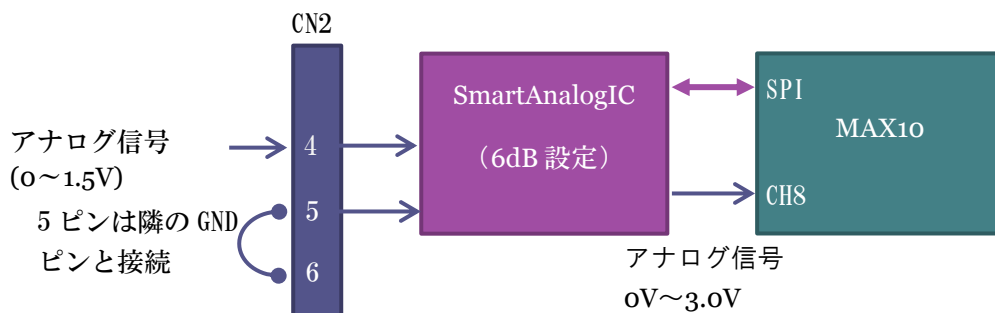
<図 9. RefMX FlashPath 画面>

アナログ機能を使う

MAX10-FPGA には、12bit 1MS/s の AD コアが内蔵されています。デバイスタイプにより、1 個または 2 個の AD コアが利用できます。

サンプル FPGA 回路では、1 個の AD コアを利用し、CH1 と CH8 を有効にしています。mxcard ボード出荷時設定では、CH8 はプログラマブル AMP に接続されているので、ボードの CN2.4 ピンにアナログ信号を入力してください。

サンプル回路ファイル名：mxcard_GPIF_Verilog_160620.zip



<図 10. アナログ入力経路>

SmartAnalogIC (RAA730301) の設定

RefMA.exe の「RAA730301」タブを選択して下さい。この画面の「設定ファイル」タブから、製品添付の CD-ROM¥FPGA¥動作確認¥smartanalog 設定ファイル フォルダにある

“r_sadesigner_reg.c”ファイルを選択して下さい。「一括設定」ボタンをクリックして

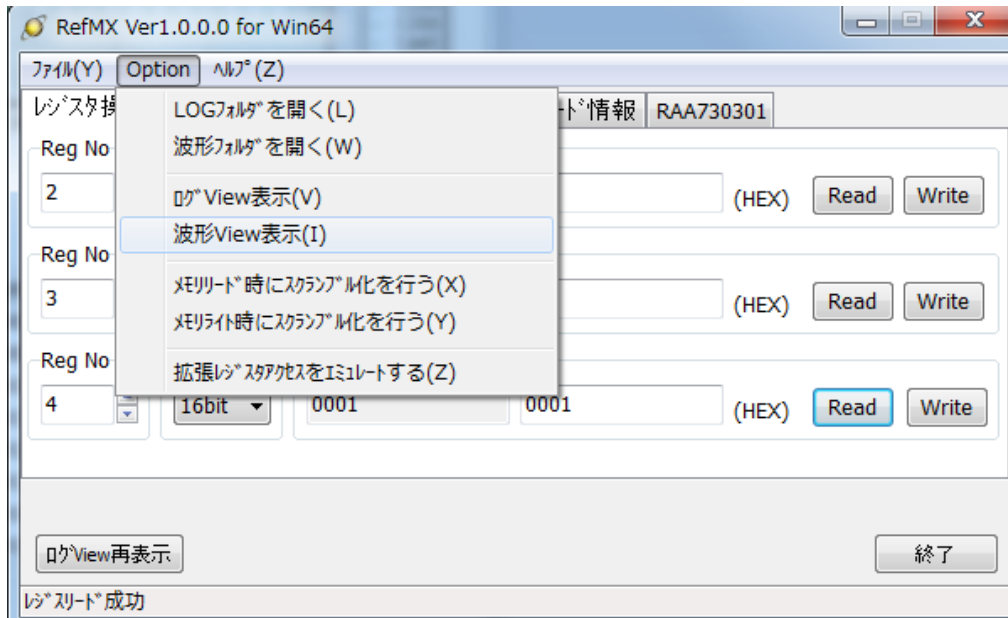
SmartAnalogIC をゲイン 6dB に設定できます。設定データは電源断やリセットで揮発します。



<図 11. SmartAnalogIC(プログラマブル AMP)設定画面>

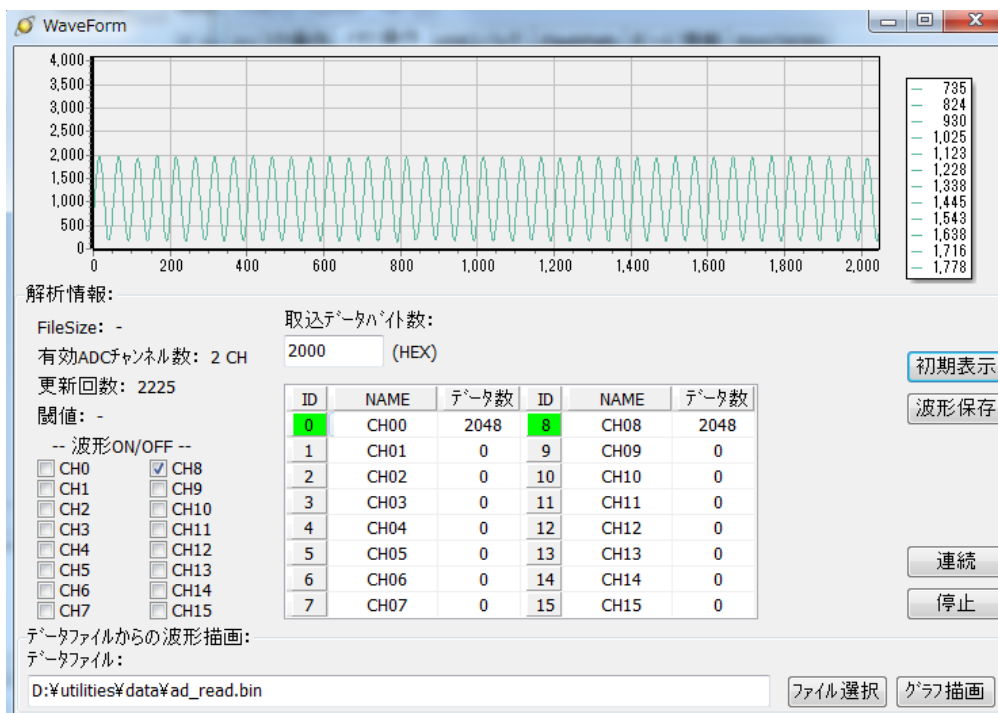
アナログ波形のリアルタイム表示

mxcard のコネクタ CN2.4 ピンに入力したアナログ波形をリアルタイムで表示させるには、レジスタ No.4 (16bit) の[0]ビットに“1”を書き込んで下さい。次に、RefMX.exe のツールバー「Option」から波形 View 表示を選択します。



<図 12. アナログ波形表示設定>

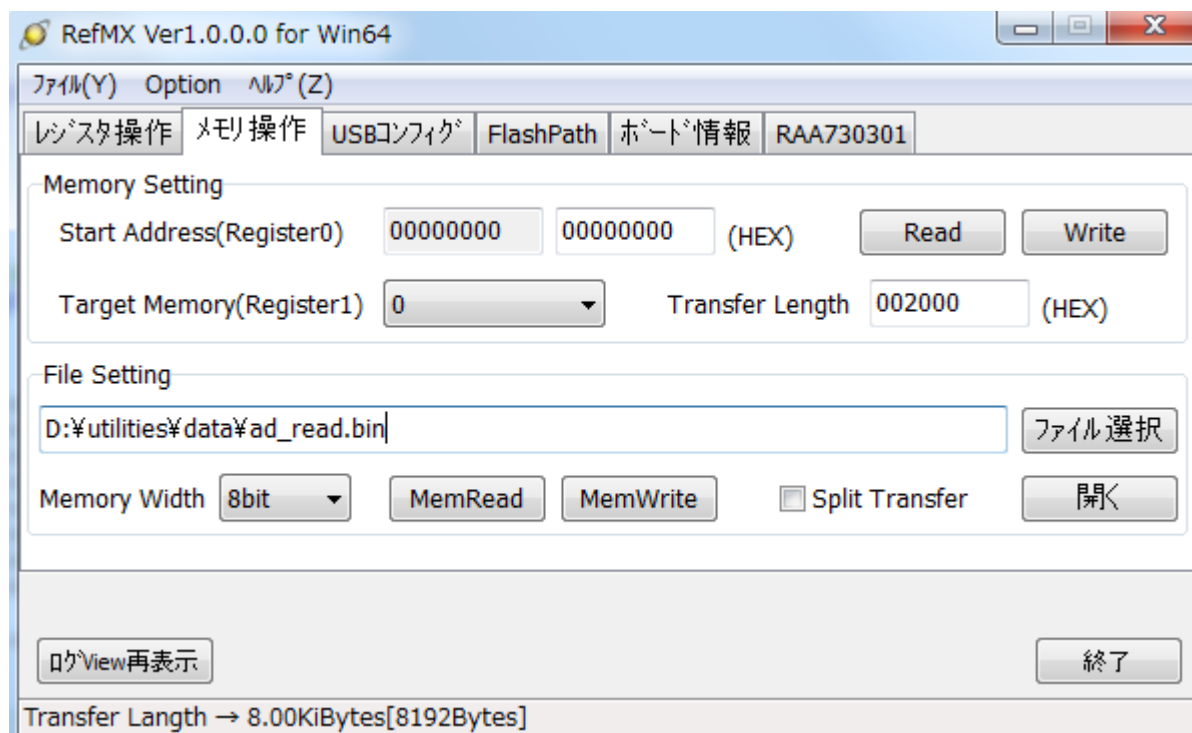
図 13 の波形ビューワ画面で、「連続」ボタンをクリックすると波形を表示します。



<図 13. 波形ビューワ画面>

アナログ波形の表示

RefMX.exe のメモリ操作タブで読み出したバイナリデータを図 13 の画面で波形表示することもできます。



<図 14. AD 変換後のデータをファイル化する操作画面>

Transfer Length 欄で読み出したいデータ量（バイト）を設定し、File Setting 欄にファイル名を指定して「MemRead」ボタンをクリックすれば、AD 変換後のバイナリデータをファイル化して保存できます。図 13 の画面の最下部にあるファイル選択で、このファイルを選択し、「グラフ描画」すると波形が表示されます。

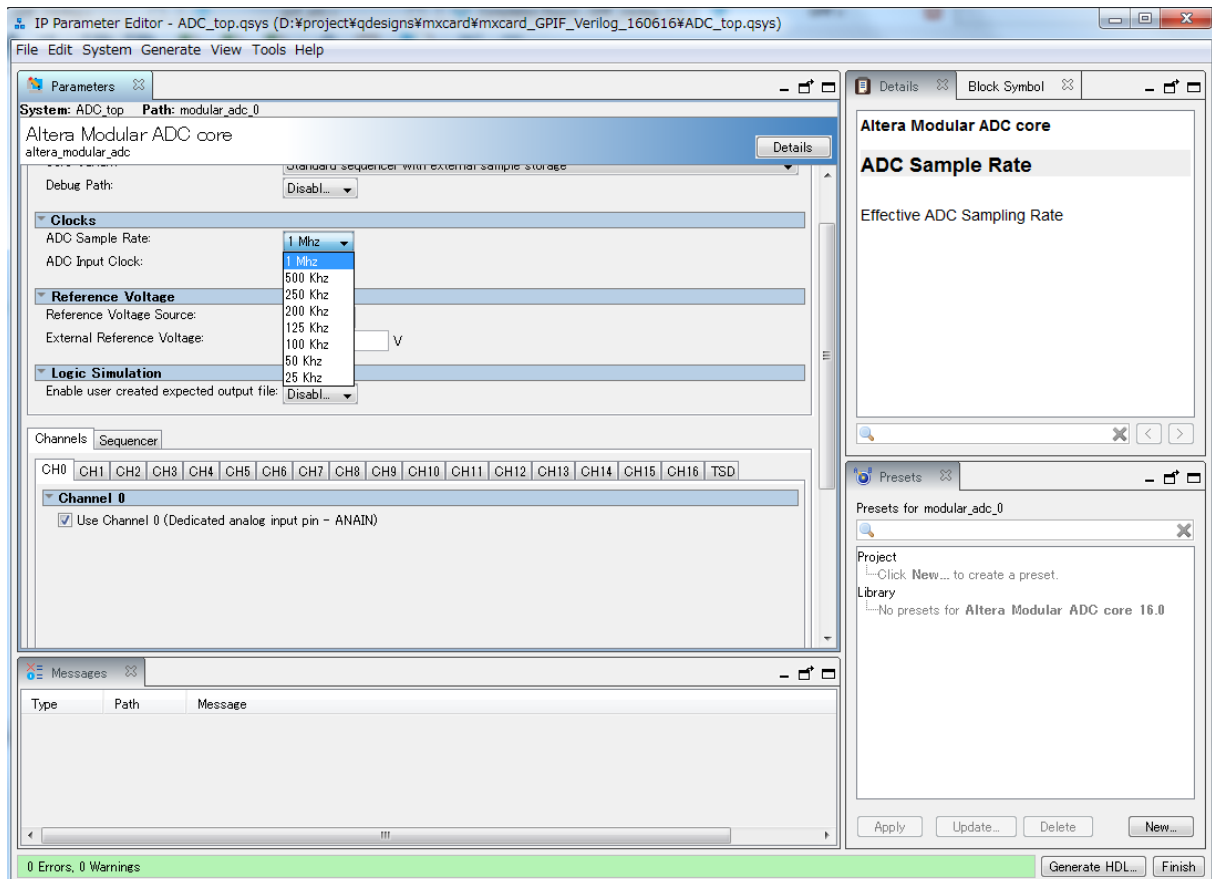
ADC コアのカスタマイズ

この章では、サンプル FPGA 回路をベースにした AD コア（IP）のカスタマイズによるチャンネル数の増減について解説します。

サンプル FPGA 回路では CH0 と CH8 の 2 入力を有効にし、交互に信号をサンプリングする構成です。このため、CH8 のサンプリングレートは 1MHz の半分 500KHz サンプリングになります。使用するチャンネル数が増えればサンプリング速度は低下します。

※ Quartus Prime ver.16 以降、AD コアのサンプリング速度を選択できるようになっています。

図 15 の画面は Qsys ツールを起動し、AD コアの設定画面を表示した例です。



<図 15. Qsys AD コア設定画面>

アナログ入力チャンネルを有効にするには「Channels」タブで各チャンネルのチェックボックスにチェックを入れます。次に、有効チャンネルをどのような順番（Slot）でサンプリングするか「Sequencer」タブで設定します。

シングル AD コアの場合、17ch を有効にできますが、サンプル FPGA 回路では AD 出力データの 12bit にチャンネルデータの 4bit を加えて {16bit/サンプリング} という単位でデータを扱っています。

<サンプリングデータフォーマット>

16bit データ	[1 5 : 1 2]	[1 1 : 0]
内容	AD コアが出力するチャンネルデータ[4:0]のうち[3:0]を適用	AD コアが出力する 12bit サンプリングデータ

この 16bit データを 1MHz 周期で FIFO（16K ワード、32KB）に入力し、48MHz クロックで読み出します。

このため、有効にできるチャンネル数は 16ch です。17ch 有効にする場合には、回路の変更が必要で、RefMX の波形ビューワ機能で 17ch 表示ができません。

サンプル FPGA プロジェクトについて

サンプル FPGA 回路では、0ch（アナログ入力専用ピン）と 8ch（プリスケアラ機能有効）の 2ch を交互にサンプリングしています。ADC のサンプリング周波数を 1MHz に設定しているため、各 ch は 500kHz/s のサンプリングレートです。

また、サンプル回路では MAX10-FPGA の 8ch に SIN 波（0～1.5V）を入力する設定になっています。図 10 を参照して下さい。

RefMX.exe の波形ビューワを利用するには、以下の設定が必要です。

1. レジスタ No.4（16bit）にアナログデータを取り込むためのトリガ値を WR します。
例：100h
2. RAA730301 に設定ファイルを書き込み（Gain=6dB 設定）

レジスタ No.4 でトリガ値が正しくないと、波形ビューワで「連続」ボタンをクリックしても動作しません。現状アプリは固まってしまうので強制的に終了して下さい。

レベル信号等を観測する場合は、mxcard ボード ディップスイッチ SW3 ビット[1]を ON にすると、トリガ機能を無効にできます。

*RAA730301 設定ファイルでは、ゲイン 2 倍（6dB）設定ですが、実際には 1.25 倍程度になります。（'16.6.21 現在）

お問い合わせ

有限会社プライムシステムズ

e-mail : <mailto:info@prime-sys.co.jp>

<http://www.prime-sys.co.jp>

<http://www.smartusb.info> (技術サポートサイト)

改版履歴

'16.6.21 : 初版リリース